Table des matières

Version abrégée **i**

Abstract **iii**

Remerciements **v**

Table des matières **viii**

1 Prolégomènes **1**
1.1 Réflexions pré-introductives 1
1.2 Motivations POEtiques 2
1.3 Contributions 4
1.4 Contenu de la thèse 5

2 De la configuration des circuits électroniques **7**
2.1 Processeur 8
2.2 ASIC 9
2.2.1 A la demande 9
2.2.2 Prédiffusés 9
2.2.3 Pré-caractérisés 11
2.2.4 A réseau structuré 11
2.2.5 Limitations 12
2.3 Technologies de programmation 12
2.3.1 Masque 12
2.3.2 Fusible 13
2.3.3 Antifusible 13
2.3.4 EPROM 14
2.3.5 EEPROM/Flash 15
2.3.6 SRAM 15
2.3.7 Résumé 16
2.4 Circuits logiques programmables 17
2.4.1 SPLD 17
2.4.2 CPLD 19
2.5 FPIC 20
2.6 FPGAs 20

2.6.1 XC2000 . . . 21
2.6.2 XC6200 . . . 23
2.6.3 Architecture MUX versus LUT . . . 24
2.6.4 Technologies de programmation . . . 25
2.6.5 Accroissement de complexité . . . 26
2.6.6 Fabricants . . . 28
2.6.7 Placement/Routage . . . 32
2.6.8 FPGA versus ASIC . . . 32
2.7 Conclusion . . . 33

3 De la bio-inspiration 35
3.1 Le modèle POE . . . 36
3.2 La vie en 3 axes . . . 37
3.2.1 Phylogenèse . . . 37
3.2.2 Ontogenèse . . . 42
3.2.3 Epigenèse . . . 44
3.3 Les Systèmes artificiels en 3 axes . . . 45
3.3.1 Phylogenèse . . . 45
3.3.2 Ontogenèse . . . 51
3.3.3 Epigenèse . . . 53
3.4 Combinaisons . . . 60
3.4.1 PO . . . 60
3.4.2 PE . . . 61
3.4.3 OE . . . 62
3.4.4 POE . . . 62
3.5 Le projet POEtic . . . 62
3.5.1 Nomenclature . . . 63
3.5.2 Architecture POEtic . . . 63
3.5.3 Pourquoi un nouveau circuit ? . . . 65

4 Le routage au fil des ans 67
4.1 Pourquoi un plus court chemin ? . . . 67
4.2 Aparté naturel . . . 68
4.2.1 Les fourmis . . . 68
4.2.2 Les bulles de savon . . . 69
4.2.3 Le gaz, le son, la lumière . . . 70
4.2.4 De la ficelle . . . 70
4.3 Les Bases théoriques . . . 71
4.3.1 Arbre de poids minimal . . . 71
4.3.2 Plus court chemin . . . 73
4.3.3 Algorithme de Lee . . . 78
4.3.4 Variations sur Lee . . . 81
4.3.5 A* et algorithmes évolués . . . 87
4.4 Approches Matérielles . . . 88
4.4.1 Routage de FPGA . . . 89
4.4.2 Coprocesseur . . . 89
4.4.3 Processeur . . . 90
4.4.4 SIMD . . . 90

4.4.5 MIMD 90
4.4.6 Analogique 90
4.4.7 Tableau de cellules pour la réalisation de circuits 91
4.4.8 Tableau de cellules pour du matériel bio-inspiré 94
4.5 Conclusion 95

5 Le routage distribué **97**
5.1 Concept 97
5.2 Principes 99
5.3 Hypothèses 100
5.4 Premières solutions 100
5.4.1 Algorithme direct 101
5.4.2 Algorithme à adressage relatif direct 102
5.4.3 Algorithme à adressage relatif indirect 103
5.5 HIDRA 104
5.5.1 Algorithme 106
5.5.2 Unité de routage 110
5.6 HIDRA-RC 125
5.7 HIDRA-RT 128
5.8 HIDRA-RTC 130
5.9 HIDRA-L 131
5.9.1 Algorithme 131
5.9.2 Implémentation 136
5.10 Voisinages 143
5.10.1 Switchboxs 144
5.10.2 Nombre total de transistors 145
5.10.3 4 versus 8 145
5.11 Analyse 147
5.11.1 Expérience 148
5.11.2 Temps d'exécution 149
5.11.3 Longueur de chemins 151
5.11.4 Nombre de multiplexeurs 154
5.11.5 Congestion 156
5.11.6 Théorie de la percolation 164
5.12 Conclusion 167

6 Le Circuit POEtic **171**
6.1 Structure globale 173
6.2 Le sous-système organique 174
6.3 Les Molécules 175
6.3.1 Mode 4-LUT 177
6.3.2 Mode 3-LUT 178
6.3.3 Mode Comm 178
6.3.4 Mode Shift Memory 179
6.3.5 Mode Input 180
6.3.6 Mode Output 181
6.3.7 Mode Trigger 182
6.3.8 Mode Configure 184

6.3.9 Entrées/sorties . . . 184
6.3.10 Communication intermoléculaire . . . 187
6.3.11 Multiplexeurs d'entrée . . . 190
6.3.12 Bits de configuration et reconfiguration partielle . . . 192
6.3.13 Enable moléculaire . . . 195
6.3.14 Gestion de la bascule . . . 196
6.3.15 Look-up table . . . 198
6.4 Le routage distribué . . . 198
6.4.1 Routage pseudo-statique . . . 199
6.4.2 Entrées/sorties et systèmes multi-chip . . . 200
6.4.3 Interface molécule/unité de routage . . . 202
6.5 Le sous-système environnemental . . . 203
6.6 L'interface du système . . . 206
6.7 Fabrication du circuit . . . 207
6.8 Implémentation de composants de base . . . 208
6.8.1 Le registre à décalage . . . 208
6.8.2 Le compteur . . . 211
6.8.3 Le compteur-trigger . . . 211
6.9 Les outils de développement . . . 215
6.9.1 Design . . . 215
6.9.2 Simulation . . . 216
6.10 Conclusion . . . 218
6.10.1 Comparaison . . . 218
6.10.2 Améliorations . . . 219

7 Mécanismes POE **221**
7.1 Autoréplication . . . 222
7.2 Développement . . . 224
7.2.1 Stockage de génome . . . 225
7.2.2 Croissance . . . 226
7.2.3 Différenciation . . . 230
7.3 Un exemple concret : le prototype PO . . . 230
7.3.1 Implémentation physique . . . 231
7.3.2 Structure cellulaire . . . 231
7.3.3 Mécanisme de développement . . . 232
7.3.4 Evolution . . . 234
7.3.5 Remarques conclusives . . . 236
7.4 Matériel évolutif non-contraint . . . 236
7.4.1 La look-up table . . . 238
7.4.2 Le switchbox . . . 238
7.4.3 Les entrées . . . 239
7.4.4 Représentation du génome . . . 239
7.4.5 Caractéristiques de l'évolution . . . 242
7.5 Autres exemples . . . 242
7.5.1 Autoréparation . . . 242
7.5.2 Synthèse vocale . . . 243
7.5.3 Neurone à impulsion . . . 244
7.6 Conclusion . . . 244

8 Conclusions **245**
8.1 Le routage distribué 245
8.2 Conclusions POEtiques 247

Liste des Figures **251**

Liste des Tableaux **257**

Liste des Algorithmes **259**

Bibliographie **261**

Curriculum vitæ **279**